



- Trabalho teórico-prático n.º5 -
- Projecto de contadores síncronos -

1 Objectivos

No final deste trabalho laboratorial, deverão compreender e comentar de forma eficiente os objectivos seguintes:

Projecto de contadores síncronos. Auto-correcção dos circuitos quando não são inicializados. Inicialização de circuitos síncronos.

2 Equipamento

CI 74109 - Flip-Flop jk'
CI 7404 – 6 inversores
CI 7411 – 3 Portas AND de 3 entradas
CI 7432 – 4 portas OR de 2 entradas
CI 7408 – 4 portas AND de 2 entradas
CI 7447 – conversor BCD / 7 segmentos
1 fonte de alimentação com placa
Display de 7 segmentos
Fios condutores

Nota: são apenas referidos os CI, não a quantidade necessária à implementação do sistema. Essa quantidade será solicitada pelos alunos dependendo da forma como projectaram o sistema. Os alunos deverão consultar o “data book” do respectivo integrado antes de se apresentarem na aula. Deixa-se ao cuidado do aluno a implementação de portas lógicas equivalentes. Toda a informação está disponível em:

<http://www.estv.ipv.pt/PaginasPessoais/aaferreira/homep2.html>
<http://www.estv.ipv.pt/PaginasPessoais/egouveia/homep2.html>

3 Sistema - Implementação de contadores síncronos

Note que num contador síncrono o relógio é aplicado directamente a todos os Flip-Flops.

3.1 Primeira parte

Pretende-se a implementação de um contador síncrono binário capaz de executar a sequência 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 0.

O circuito projectado não dispõe de qualquer entrada de inicialização;
O resultado da contagem deve ser visualizado num display de 7 segmentos.

Para levar a efeito o pretendido deverão elaborar:

- Diagrama de estados do contador;
- TV completa para as várias saídas do FF.
- MK para cada saída;



- d) o desenho do diagrama lógico implementado com FF-jk;
- e) a simulação em SW disponível em laboratório.

3.2 Segunda parte

Pretende-se que reformule o contador projectado na primeira parte:

- a) inicialize o contador no estado 0 para implementação com FF-jk
- b) o desenho do diagrama lógico implementado com FF-jk;
- c) a simulação em SW disponível em laboratório.

3.3 Terceira parte

Pretende-se a implementação de um contador síncrono binário capaz de executar a sequência 0, 1, 2, 3, 4, 5, 6, 7, 0 quer em sentido ascendente, quer descendente.

O circuito projectado deve dispor de uma linha de entrada que permita seleccionar o sentido da contagem. Quando a linha está no valor zero o contador deve contar em sentido descendente e quando a linha está no valor um, em sentido ascendente.

O resultado da contagem deve ser visualizado num display de 7 segmentos.

Para levar a efeito o pretendido deverão elaborar:

- a) Diagrama de estados do contador;
- b) TV completa para as várias saídas do FF.
- c) MK para cada saída;
- d) o desenho do diagrama lógico implementado com FF-jk;
- e) a simulação em SW disponível em laboratório.

3.4 Quarta parte

Pretende-se a implementação de um contador síncrono binário que quando inicializado a zero nos conte de 0 a 7, e quando inicializado a 7, nos conte de 7 a 0.

Para levar a efeito o pretendido deverão elaborar:

- f) Diagrama de estados do contador;
- g) TV completa para as várias saídas do FF.
- h) MK para cada saída;
- i) o desenho do diagrama lógico implementado com FF-jk;
- j) a simulação em SW disponível em laboratório.

Os docentes

(António Ferreira, Eng^o),
Responsável pela disciplina
aferreira@elect.estv.ipv.pt
Gabinete Director Dep.to
232 480 523

(Eduardo Gouveia, Eng^o)
egouveia@elect.estv.ipv.pt
Gabinete 12
232 480 524