



**- Trabalho teórico-prático n.º4 -**

- Conversor A/D do tipo Flash implementado com:
  - lógica MSI –
  - Codificador de prioridades -

## 1 Objectivos

No final deste trabalho laboratorial, deverão compreender e comentar de forma eficiente os objectivos seguintes.

Implementação de funções combinacionais com circuitos MSI.

Implementação de funções combinacionais com codificador de prioridades.

Vantagens da utilização de circuitos MSI na implementação.

Funcionamento do conversor A/D flash. Funcionamento do codificador de prioridades.

Implementação do descodificador de prioridades a partir de lógica discreta.

## 2 Equipamento

LM 339 – comparador de tensão

CI 74148 – codificador com prioridade de 10 linhas decimal a 4 linhas BCD

CI 7404 – 6 inversores

CI 7432 – 4 portas OR de 2 entradas

CI 7408 – 4 portas AND de 2 entradas

1 fonte de alimentação com placa

Display de 7 segmentos

Resistências cerâmicas com os valores indicados na figura 1.

Fios condutores

**Nota:** são apenas referidos os CI, não a quantidade necessária à implementação do sistema. Essa quantidade será solicitada pelos alunos dependendo da forma como projectaram o sistema. Os alunos deverão consultar o “data book” do respectivo integrado antes de se apresentarem na aula e poderão ainda solicitar outros CI que não os indicados acima se for justificado. Deixa-se assim ao cuidado do aluno a implementação de portas lógicas equivalentes. Toda a informação está disponível em:

<http://www.estv.ipv.pt/PaginasPessoais/aaferreira/homep2.html>

<http://www.estv.ipv.pt/PaginasPessoais/egouveia/homep2.html>

## 2 Sistema - Implementação de voltímetro digital

Pretende-se implementar um voltímetro digital a partir de um conversor A/D. Na entrada analógica será introduzida uma tensão que variará entre 0 e 4V. Os valores de tensão deverão ser visualizados num display de 7 segmentos. O conversor produz assim um número binário que é directamente proporcional à tensão analógica de entrada



O tipo de conversor utilizado (Flash) é o mais rápido dos conversores A/D. Como se ilustra na figura 1, é aplicada uma tensão de referência e um conjunto de divisores de tensão que permite estabelecer uma resolução de 1V/bit . A tensão de entrada analógica é aplicada ao terminal não inversor de todos os comparadores. Quando a tensão de entrada analógica na entrada positiva ou não inversora do comparador é superior à tensão na entrada negativa ou inversora, este coloca na sua saída o valor máximo da tensão admissível, valor "High" (5V). Pelo contrário quando a tensão na entrada positiva do circuito amplificador é inferior á tensão na entrada negativa a saída apresenta o valor mínimo de tensão admissível , valor "Low" ( 0 V). Para o caso de estudo, um conversor de resolução 1 V, para uma gama de tensões 0 a 4 V , terá 4 comparadores com tensões de referência 0,5 V ; 1,5 ; 2,5; 3,5. Por exemplo para  $V_{in} = 3V$ , as saídas dos comparadores 1 a 3 (começando pelo inferior) tomam o valor "High" enquanto que a saída do comprador 4, toma o valor "Low". A saída digital será 011. Note que o comparador inferior corresponde ao bit menos significativo (LSB).

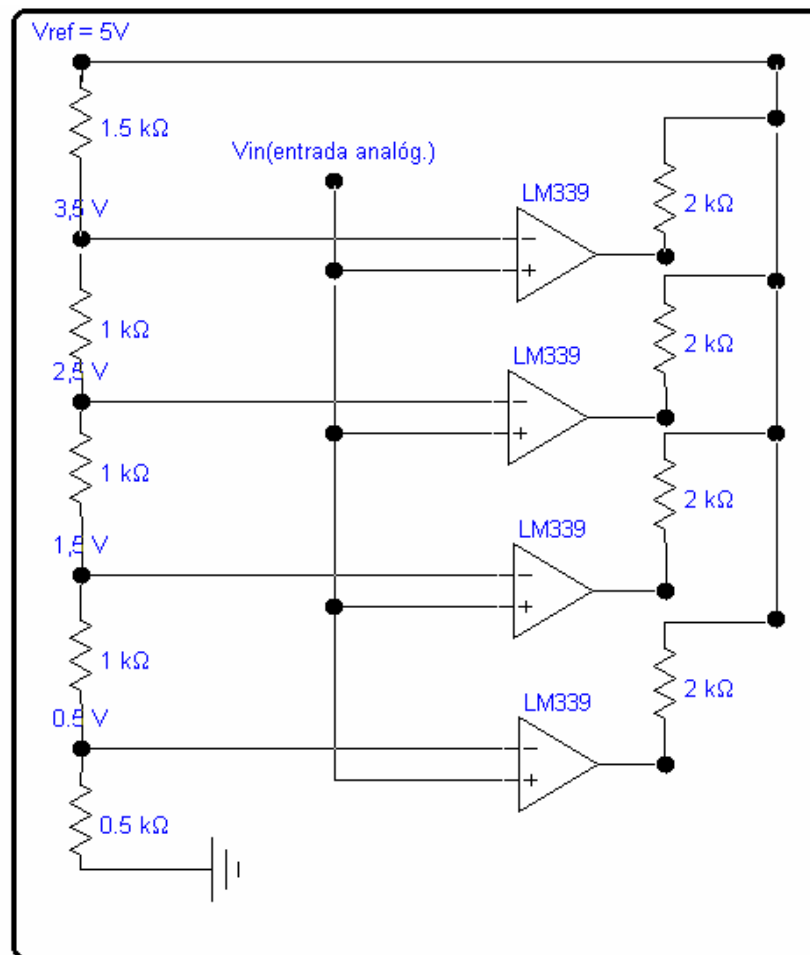


Figura 1 – Ligação dos comparadores

A Tabela seguinte descreve a relação existente os códigos nas saídas dos comparadores e o código digital binário correspondente á tensão analógica aplicada á entrada do circuito conversor.



Tabela 1 – saída dos comparadores/ código digital binário

Vin analógica	S4	S3	S2	S1	Valor Binário
0 - 0.5	0	0	0	0	000
0.5 – 1.5	0	0	0	1	001
1.5 – 2.5	0	0	1	1	010
2.5 – 3.5	0	1	1	1	011
3.5 - 4	1	1	1	1	100

## 2.1 Por recurso a lógica discreta

Preende-se a implantação do conversor a partir de portas lógicas. Existe no entanto, a necessidade de definir prioridades como se pode visualizar na tabela 1, . Para poderem implementar portas lógicas sugere-se a elaboração da tabela de verdade completa para as 4 variáveis.

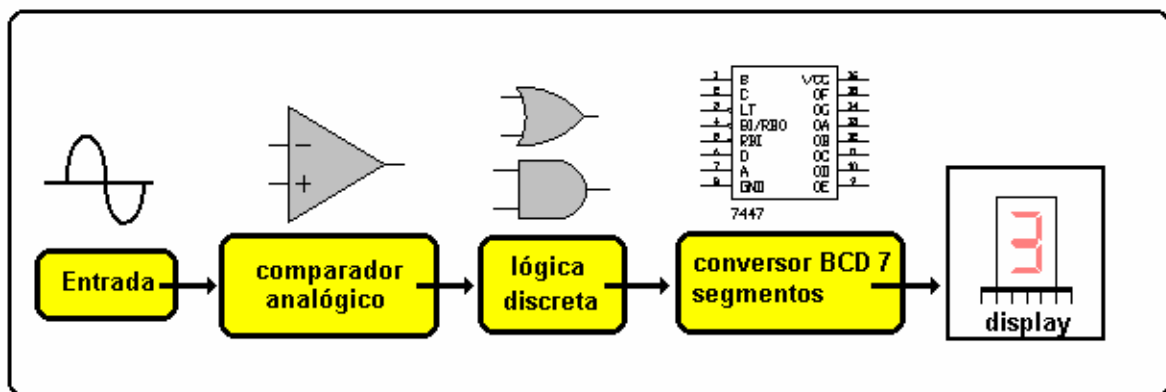


Figura 2 – diagrama explicativo do sistema com portas lógicas

Para levar a efeito o pretendido deverão elaborar:

- TV completa para a saída dos comparadores.
- MK para cada variável
- o desenho do diagrama lógico;
- a simulação em SW disponível em laboratório.



## 2.2 2.1 Por recurso a lógica MSI

Pretende-se a implantação do conversor a partir de lógica MSI utilizando o CI 74148.

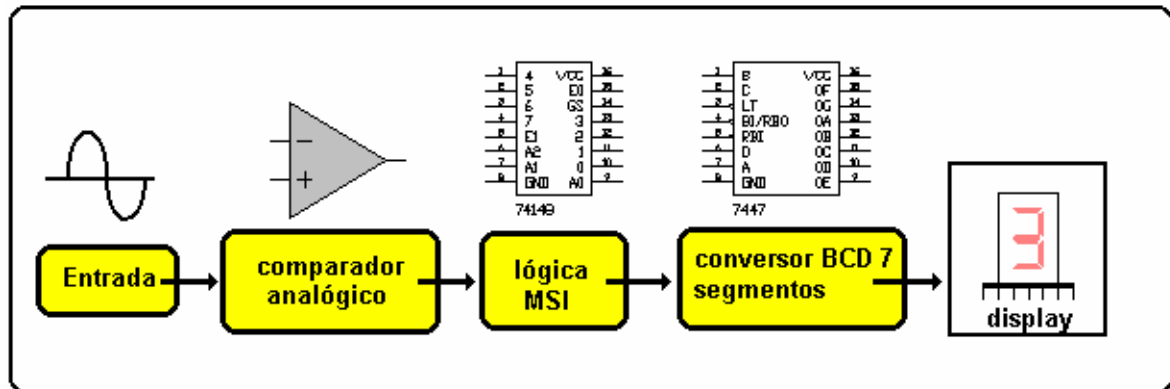


Figura 3 - diagrama explicativo do sistema com lógica discreta

Para levar a efeito o pretendido deverão:

- analisar cuidadosamente as especificações do codificador de prioridades;
- Aplicar a tabela 1 à tabela funcional do codificador;
- o desenho do diagrama lógico;
- a simulação em SW disponível em laboratório.

### Os docentes

(António Ferreira, Eng<sup>o</sup>),  
 Responsável pela disciplina  
[aaferreira@elect.estv.ipv.pt](mailto:aaferreira@elect.estv.ipv.pt)  
 Gabinete Director Dep.to  
 232 480 523

(Eduardo Gouveia, Eng<sup>o</sup>)  
[egouveia@elect.estv.ipv.pt](mailto:egouveia@elect.estv.ipv.pt)  
 Gabinete 12  
 232 480 524